

Docket No. 194630US2

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Takanobu TAKEUCHI

GAU:

SERIAL NO: New Application

EXAMINER:

FILED: Herewith

FOR: MICROPHONE UNIT

REQUEST FOR PRIORITY

ASSISTANT COMMISSIONER FOR PATENTS  
WASHINGTON, D.C. 20231

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number, filed, is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date of U.S. Provisional Application Serial Number, filed, is claimed pursuant to the provisions of 35 U.S.C. §119(e).
- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
Japan	2000-036326	February 15, 2000

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. filed
- ☐ were submitted to the International Bureau in PCT Application Number .
- Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and
- (B) Application Serial No.(s)
- ☐ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,  
MAIER & NEUSTADT, P.C.

*Marvin J. Spivak*

Marvin J. Spivak  
Registration No. 24,913

C. Irvin McClelland  
Registration Number 21,124



22850

Tel. (703) 413-3000  
Fax. (703) 413-2220  
(OSMMN-10/98)

D. Johnson  
#2 10-17-00

Priority Papers

JC077 U.S. PTO  
09/620595



日本国特許庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
る事項と同一であることを証明する。  
this is to certify that the annexed is a true copy of the following application as filed  
in this Office.

願年月日  
Date of Application:

2000年 2月15日

願番号  
Application Number:

特願2000-036326

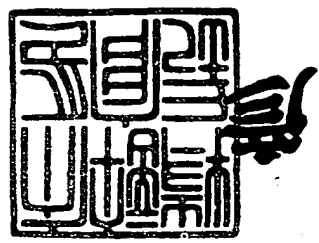
願人  
Applicant(s):

三菱電機株式会社

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2000年 3月 3日

特許庁長官  
Commissioner,  
Patent Office



JC877 U.S. PTO  
09/620595  
07/20/00

【書類名】 特許願

【整理番号】 521921JP01

【提出日】 平成12年 2月15日

【あて先】 特許庁長官殿

【国際特許分類】 H04R 19/01

【発明者】

    【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社  
                        社内

    【氏名】 竹内 孝信

【特許出願人】

    【識別番号】 000006013

    【氏名又は名称】 三菱電機株式会社

【代理人】

    【識別番号】 100089233

    【弁理士】

    【氏名又は名称】 吉田 茂明

【選任した代理人】

    【識別番号】 100088672

    【弁理士】

    【氏名又は名称】 吉竹 英俊

【選任した代理人】

    【識別番号】 100088845

    【弁理士】

    【氏名又は名称】 有田 貴弘

【手数料の表示】

    【予納台帳番号】 012852

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

【書類名】 明細書

【発明の名称】 マイクロフォン装置

【特許請求の範囲】

【請求項 1】 一方電極と他方電極とを有するエレクトレットコンデンサと

前記エレクトレットコンデンサの前記一方電極および他方電極の間に生じる電圧を増幅して出力する増幅器と、

前記増幅器の出力が与えられた一方電極と前記エレクトレットコンデンサの前記一方電極に接続された他方電極とを有するコンデンサとを備えるマイクロフォン装置。

【請求項 2】 固定電位が与えられる半導体基板と、

前記半導体基板上に形成された絶縁層と、

前記絶縁層上に形成された一方電極と、前記固定電位が与えられ、前記一方電極とは空間を隔てて設けられた振動自在の他方電極とを有するエレクトレットコンデンサと、

前記エレクトレットコンデンサの前記一方電極および他方電極の間に生じる電圧を増幅して出力する増幅器と、

前記エレクトレットコンデンサの前記一方電極に対向して前記絶縁層下に形成され、前記増幅器の出力が与えられる導電層とを備えるマイクロフォン装置。

【請求項 3】 請求項 2 に記載のマイクロフォン装置であって、

前記導電層は前記絶縁層下の前記半導体基板表面に形成された不純物層であるマイクロフォン装置。

【請求項 4】 請求項 3 に記載のマイクロフォン装置であって、

前記絶縁層上に形成され、前記絶縁層を貫通して前記導電層と接続された配線層

をさらに備えるマイクロフォン装置。

【請求項 5】 請求項 2 に記載のマイクロフォン装置であって、

前記絶縁層は前記半導体基板上に形成された第 1 絶縁膜および前記第 1 絶縁膜

上に形成された第2絶縁膜を有し、

前記導電層は、前記第1絶縁膜上および前記第2絶縁膜下に形成された配線層である

マイクロフォン装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、半導体基板内に形成されたエレクトレットコンデンサを備えるマイクロフォン装置に関する。

【0002】

【従来の技術】

従来のマイクロフォン装置MU2の回路図を図5に示す。マイクロフォン装置MU2はエレクトレットコンデンサECを備えている。エレクトレットコンデンサECは音圧を受けると容量値が変化して、その両電極間で入力信号 $V_{in}$ が発生する。よって、この入力信号 $V_{in}$ には音声の情報が反映される。また、エレクトレットコンデンサECの両端には、ダイオードD1、D2、抵抗R1およびNチャネルMOS型のトランジスタT1、T2からなるインピーダンス変換回路が接続される。具体的には、ダイオードD1のアノードがエレクトレットコンデンサECの一方電極に、カソードがエレクトレットコンデンサECの他方電極にそれぞれ接続される。また、ダイオードD2については、ダイオードD1に対してアノードおよびカソードが逆転してエレクトレットコンデンサECの両端に接続される。さらに、抵抗R1がエレクトレットコンデンサECの両端に並列に接続される。また、トランジスタT1のソースがエレクトレットコンデンサECの他方電極に接続され、ゲートがエレクトレットコンデンサECの一方電極に接続される。トランジスタT1のドレインにはトランジスタT2のソースが接続される。そして、トランジスタT2のドレインには電源電位 $V_{dd}$ が、ゲートには一定電位 $V_{ref1}$ がそれぞれ与えられる。また、トランジスタT1、T2のバックゲートには接地電位GNDが与えられる。なお、エレクトレットコンデンサECの他方電極にも接地電位GNDが与えられる。

【0003】

不安定になったり、N形不純物層WL2の抵抗値が高いため出力信号Vfbの変動に伴って余分な電力消費が生じる、ということが考えられる。

【0045】

しかし、本実施の形態のように配線膜IL4がN形不純物層WL2に代わって寄生容量CXの一方電極として機能すれば、半導体基板SBとは絶縁膜IF1を介していることから比較的リーク電流が流れにくく、また、配線膜IL4としてA1等の低抵抗材料を用いれば、出力信号Vfbの変動に伴って余分な電力消費が生じにくい。

【0046】

その他の構成は実施の形態2にかかるマイクロフォン装置と同様のため、説明を省略する。

【0047】

【発明の効果】

請求項1に記載の発明によれば、コンデンサにより増幅器の出力から直流バイアス分が除去された交流信号がエレクトレットコンデンサの一方電極に伝達されるので、エレクトレットコンデンサの一方電極および他方電極の間に生じる電圧の振幅を増加させることができる。よって、マイクロフォン装置の感度の低下を抑制することができる。また、コンデンサの容量値を調節することで、エレクトレットコンデンサの他方電極における電位やその変化する時間を調節することができる。

【0048】

請求項2に記載の発明によれば、エレクトレットコンデンサの他方電極に対向して絶縁層下に導電層が設けられ、導電層に増幅器の出力が与えられるので、エレクトレットコンデンサの一方電極と導電層との間に生じる寄生容量を請求項1にかかるマイクロフォン装置におけるコンデンサとして、請求項1にかかるマイクロフォン装置を実現することができる。

【0049】

請求項3に記載の発明によれば、絶縁層下の半導体基板表面に不純物層を形成して導電層とするので、イオン注入法等の半導体プロセスにより導電層の形成を容易に行うことができる。

る時間を調節することもできる。

#### 【0026】

また、トランジスタT1および演算増幅器OP2の両者を合わせての電圧信号の増幅度は、エレクトレットコンデンサECの一方電極に伝達される交流信号が寄生容量CX, CGの存在しないときの入力信号Vinの値を上回らないように調整しておくことが望ましい。交流信号が寄生容量CX, CGの存在しないときの入力信号Vinの値を上回ってしまうと正帰還となり、発振現象が生じてマイクロフォン装置として機能しなくなる場合があるからである。

#### 【0027】

本実施の形態にかかるマイクロフォン装置MU1を用いれば、寄生容量CXにより出力信号Vfbから直流バイアス分が除去された交流信号がエレクトレットコンデンサECの一方電極に伝達されるので、エレクトレットコンデンサECの一方電極および他方電極の間に生じる入力信号Vinを増幅させることができる。よって、トランジスタT1のゲート-ソース間電圧を増加させ、寄生容量CXによるマイクロフォン装置MU1の感度が低下するのを抑制することができる。また、寄生容量CXの容量値を調節することで、エレクトレットコンデンサECの一方電極における電位やその変化する時間を調節することができる。

#### 【0028】

なお、本実施の形態においては、トランジスタT1, T2としてMOSトランジスタを用いたが、もちろんバイポーラトランジスタを用いてもよい。バイポーラトランジスタを用いる場合には、上記のゲート、ドレイン、ソースをそれぞれベース、コレクタ、エミッタと読み替ればよい。

#### 【0029】

##### <実施の形態2>

本実施の形態は、実施の形態1にかかるマイクロフォン装置MU1のうちエレクトレットコンデンサEC付近の具体的構造を示したものである。図2がその構造を示した断面図である。図2においても図6と同様、エレクトレットコンデンサECは、半導体基板SB上に形成された配線膜IL2を一方電極として備えている。なお、配線膜IL2は半導体基板SB上に絶縁膜IF1, IF2を介して形成されている。また

サECに並列接続した表現がなされていた。しかし、本実施の形態においては、エレクトレットコンデンサECの一方電極に出力信号Vfbをフィードバックさせるために、寄生容量CXの一方電極に接地電位GNDではなく出力信号Vfbを与える。よって、図1においては、寄生容量CXをエレクトレットコンデンサECに並列接続した表現とはしておらず、寄生容量CXの一方電極を演算増幅器OP2の出力端に接続し、その他方電極をエレクトレットコンデンサECの一方電極に接続して表している。

#### 【0024】

出力信号Vfbが寄生容量CXの一方電極に与えられると、寄生容量CXは結合容量として機能し、出力信号Vfb中の直流バイアス分を除去しつつ交流信号だけをエレクトレットコンデンサECの一方電極に伝達する。ここで、出力信号Vfbの入力信号Vinに対する増幅度、すなわちトランジスタT1および演算増幅器OP2の各々の電圧信号の増幅度を調節してエレクトレットコンデンサECの一方電極に伝達される交流信号の値を増幅すれば、トランジスタT1のゲート-ソース間の電圧の振幅値を寄生容量CX、CGの存在しないときの入力信号Vinの値に近づけることができる。上述のように出力信号Vfbは入力信号Vinと同相のフィードバック信号であることから、エレクトレットコンデンサECの一方電極に伝達される交流信号も入力信号Vinと同相であり、エレクトレットコンデンサECの一方電極における電位の変化を強調することができるからである。よって、寄生容量CX、CGの影響のため微弱となっていたトランジスタT1のゲート-ソース間の信号が増幅され、マイクロフォン装置への寄生容量CX、CGの影響を抑制できる。すなわち、入力信号Vinと同相のフィードバック信号である出力信号Vfbを寄生容量CXの一方電極に与えてその他方電極における電位の変化を強調することで、トランジスタT1のゲート-ソース間電圧を増加させ、寄生容量CXによるマイクロフォン装置MU1の感度が低下するのを抑制することができる。

#### 【0025】

なお、寄生容量CXの容量値を調節することが可能であれば、出力信号Vfbのうち寄生容量CXの両端に印加される電圧とエレクトレットコンデンサECに印加される電圧との比や、エレクトレットコンデンサECの一方電極における電位の変化す



、エレクトレットコンデンサECは、一定量の静電荷が半永久的に固定した誘電体からなるエレクトレット膜ELを他方電極として、配線膜IL2とは空間を隔てて半導体基板SBの上方に備える。そして、エレクトレット膜ELが音圧を受けて振動する振動膜である。なお、エレクトレット膜ELには接地電位GNDが与えられている。

#### 【0030】

半導体基板SBは例えばシリコン基板であり、図6では半導体基板SBが例えばP形不純物を含んでいる。また、半導体基板SBには接地電位GNDが与えられている。半導体基板SBの表面には、イオン注入法等により不純物層WL1～WL3が形成されている。このうちN形不純物層WL2は配線膜IL2の下方に設けられている。また、P形不純物層WL1、WL3はN形不純物層WL2の周囲を囲んで、これを素子分離している。

#### 【0031】

絶縁膜IF1上には演算増幅器OP2の出力端につながる配線である配線膜IL1が形成されている。この配線膜IL1は絶縁膜IF1を貫通して半導体基板SB表面のN形不純物層WL2に接続されている。また、N形不純物層WL2においては、配線膜IL1との接続部分に不純物濃度の比較的高いコンタクト領域CTを設け、接続部分の抵抗値を減らしている。

#### 【0032】

絶縁膜IF1および配線膜IL1を覆うように絶縁膜IF2が形成されている。絶縁膜IF1、IF2は例えば酸化膜や窒化膜等であり、配線膜IL1、IL2は例えばAl等からなる導電性膜である。また、配線膜IL2および絶縁膜IF2の上面には絶縁性の保護膜PFが形成され、これらの膜を覆っている。また、保護膜PFも例えば酸化膜や窒化膜等である。

#### 【0033】

また、図2には示していないが、エレクトレットコンデンサECの形成された部分の周辺の半導体基板SB内に図1中のダイオードD1、D2および抵抗R1～R3およびトランジスタT1、T2および演算増幅器OP1、OP2も形成されている。

#### 【0034】

トランジスタT1のゲートソース間の電圧は、入力信号 $V_{in}$ が与えられないときにはダイオードD1、D2、抵抗R1によって0 [V] に維持される。エレクトレットコンデンサECの容量値が音圧を受けて変化し、入力信号 $V_{in}$ が発生したときには、トランジスタT1のゲートソース間の電圧が変動する。そして、それに伴ってドレインソース間に流れる電流が変化する。なお、トランジスタT1はデブリーション型であり、ゲートソース間電圧が0 [V] であってもドレインソース間には電流が流れている。トランジスタT1のドレインソース間電流の変化により、トランジスタT2のドレインソース間に流れる電流も変化し、トランジスタT2のゲートソース間電圧が変動する。そして、このトランジスタT2のソースにおける電位の変動が出力信号 $V_{out}$ となる。なお、この出力信号 $V_{out}$ の位相は入力信号 $V_{in}$ の位相と逆転しており、入力信号 $V_{in}$ の値が減少すると出力信号 $V_{out}$ の値は増加し、入力信号 $V_{in}$ の値が増加すると出力信号 $V_{out}$ の値は減少する。

## 【 0 0 0 4 】

さて、エレクトレットコンデンサECの具体的構造の一例を図6に示す。エレクトレットコンデンサECは、半導体基板SB上に形成された配線膜IL2を一方電極として備えている。なお、配線膜IL2は半導体基板SB上に絶縁膜IF1、IF2を介して形成されている。また、エレクトレットコンデンサECは、一定量の静電荷が半永久的に固定した誘電体からなるエレクトレット膜ELを他方電極として、配線膜IL2とは空間を隔てて半導体基板SBの上方に備えている。そして、エレクトレット膜ELが音圧を受けて振動する振動膜である。なお図6では、このエレクトレット膜ELに接地電位GNDが与えられている。

## 【 0 0 0 5 】

半導体基板SBは例えばシリコン基板であり、図6では半導体基板SBが例えばP形不純物を含んでいる。また、半導体基板SBには接地電位GNDが与えられている。そして、絶縁膜IF1上には回路内の配線である配線膜IL5が形成され、絶縁膜IF1および配線膜IL5を覆うように絶縁膜IF2が形成されている。絶縁膜IF1、IF2は例えば酸化膜や窒化膜等であり、配線膜IL2、IL5は例えばAl等からなる導電性膜である。また、配線膜IL2および絶縁膜IF2の上面には絶縁性の保護膜PFが形成され、これらの膜を覆っている。保護膜PFも例えば酸化膜や窒化膜等である。

【物件名】	図面	1
【物件名】	要約書	1
【プルーフの要否】	要	

## 【0006】

また、図6には示していないが、エレクトレットコンデンサECの形成された部分の周辺の半導体基板SB内に図5中のダイオードD1、D2および抵抗R1およびトランジスタT1、T2も形成されている。

## 【0007】

## 【発明が解決しようとする課題】

エレクトレットコンデンサECは図6に示したような構造をしており、その一方電極である配線膜IL2が半導体基板SBの表面に形成されているので、半導体基板SBと配線膜IL2との間で寄生容量が発生する。図5では、この寄生容量をCXとして表わしている。寄生容量CXの一方電極である半導体基板SBには接地電位GNDが与えられているので、寄生容量CXの一方電極はエレクトレット膜ELと同電位である。よって、寄生容量CXはエレクトレットコンデンサECと並列接続の関係にある。

## 【0008】

また、トランジスタT1のゲートーソース間にも寄生容量が発生する。図5では、この寄生容量をCGとして表わしている。

## 【0009】

さて、エレクトレットコンデンサECの容量値をCeとおき、エレクトレット膜ELが保持する一定量の静電荷の電荷量をQとおけば、上記の寄生容量CX、CGが存在しない場合のトランジスタT1のゲートーソース間電圧すなわち入力信号Vinは、 $V_{in} = Q / C_e$ となる。よって、仮に $C_e = 1.0$  [pF] とした場合、入力信号Vinは $Q / (1.0 \times 10^{-12})$  [V] になる。

## 【0010】

ところが、寄生容量CX、CGの存在を考慮して同じくゲートーソース間電圧Vinを考えると、その値は $V_{in} = Q / (C_e + C_x + C_g)$ となる。ここで、Cxは寄生容量CXの容量値を、Cgは寄生容量CGの容量値をそれぞれ表す。仮に容量値Ceが先と同じ値で、容量値Cx、Cgの値の合計を $C_x + C_g = 9.0$  [pF] とした場合、入力信号Vinは $Q / (10.0 \times 10^{-12})$  [V] になる。このように寄生容量CX、CGが存在すると、寄生容量CX、CGが存在しない場合に比べ入力信号Vinの値が1/10となり、トランジスタT1のゲートーソース間に入力される信号が微弱になってしまう。

## 【0011】

すなわち、寄生容量CX、CGが存在すると、入力信号Vinの値が小さくなり変化が現れにくくなるので、マイクロフォン装置としての感度が低下する。

## 【0012】

そこで、この発明は、エレクトレットコンデンサの構造に伴って発生する寄生容量による感度の低下を抑制することが可能なマイクロフォン装置を実現するものである。

## 【0013】

## 【課題を解決するための手段】

請求項1に記載の発明は、一方電極と他方電極とを有するエレクトレットコンデンサと、前記エレクトレットコンデンサの前記一方電極および他方電極の間に生じる電圧を増幅して出力する増幅器と、前記増幅器の出力が与えられた一方電極と前記エレクトレットコンデンサの前記一方電極に接続された他方電極とを有するコンデンサとを備えるマイクロフォン装置である。

## 【0014】

請求項2に記載の発明は、固定電位が与えられる半導体基板と、前記半導体基板上に形成された絶縁層と、前記絶縁層上に形成された一方電極と、前記固定電位が与えられ、前記一方電極とは空間を隔てて設けられた振動自在の他方電極とを有するエレクトレットコンデンサと、前記エレクトレットコンデンサの前記一方電極および他方電極の間に生じる電圧を増幅して出力する増幅器と、前記エレクトレットコンデンサの前記一方電極に対向して前記絶縁層下に形成され、前記増幅器の出力が与えられる導電層とを備えるマイクロフォン装置である。

## 【0015】

請求項3に記載の発明は、請求項2に記載のマイクロフォン装置であって、前記導電層は前記絶縁層下の前記半導体基板表面に形成された不純物層であるマイクロフォン装置である。

## 【0016】

請求項4に記載の発明は、請求項3に記載のマイクロフォン装置であって、前記絶縁層上に形成され、前記絶縁層を貫通して前記導電層と接続された配線層を

このように、半導体基板SBの表面にN形不純物層WL2を設け、そこに配線膜IL2を介して演算増幅器OP2の出力信号Vfbを与えるようにすれば、従来、配線膜IL2と半導体基板SBとの間で生じていた寄生容量CXは、配線膜IL2とN形不純物層WL2との間で生じることになる。よって、寄生容量CXは図1に示した回路図のようにエレクトレットコンデンサECの一方電極と演算増幅器OP2の出力端との間に形成されることになる。

## 【0035】

なお、出力信号Voutは、トランジスタT1がデプリーション形であることから入力信号Vinの入力がないときであっても正の直流バイアスを有する。よって、一定電位Vref2の値を適当に設定すれば、演算増幅器OP2から出力される出力信号Vfbも正となる。すると、N形不純物層WL2の電位は正となり、半導体基板SBの電位GNDよりも高くなるので、N形不純物層WL2と半導体基板SBとの間はPN接合の逆バイアス状態となり、両者の間に電流はほとんど流れない。

## 【0036】

本実施の形態にかかるマイクロフォン装置を用いれば、半導体基板SBの表面にN形不純物層WL2を設け、そこに配線膜IL2を介して演算増幅器OP2の出力信号Vfbを与えるので、イオン注入法等の半導体プロセスにより容易に実施の形態1にかかるマイクロフォン装置MU1を実現することができる。

## 【0037】

なお、寄生容量CXの容量値は、絶縁膜IF1、IF2の膜厚および誘電率、並びに配線膜IL2およびN形不純物層WL2の面積により調節することが可能である。よって、実施の形態1においても述べたように、出力信号Vfbのうち寄生容量CXの両端に印加される電圧とエレクトレットコンデンサECに印加される電圧との比や、エレクトレットコンデンサECの一方電極における電位の変化する時間を調節することもできる。

## 【0038】

## &lt;実施の形態3&gt;

本実施の形態は、実施の形態2にかかるマイクロフォン装置の変形例である。図3がその構造を示した断面図である。なお、図3では実施の形態2にかかるマ

さらに備えるマイクロフォン装置である。

【0017】

請求項5に記載の発明は、請求項2に記載のマイクロフォン装置であって、前記絶縁層は前記半導体基板上に形成された第1絶縁膜および前記第1絶縁膜上に形成された第2絶縁膜を有し、前記導電層は、前記第1絶縁膜上および前記第2絶縁膜下に形成された配線層であるマイクロフォン装置である。

【0018】

【発明の実施の形態】

＜実施の形態1＞

図1は、本発明の実施の形態にかかるマイクロフォン装置MU1を示したものである。マイクロフォン装置MU1も、図5に示したマイクロフォン装置MU2と同様、エレクトレットコンデンサECを備えている。そして、エレクトレットコンデンサECが音圧を受けると容量値が変化して、その両電極間で入力信号 $V_{in}$ が発生する。また、ダイオードD1のアノードがエレクトレットコンデンサECの一方電極に、カソードがエレクトレットコンデンサECの他方電極にそれぞれ接続される。ダイオードD2については、ダイオードD1に対してアノードおよびカソードが逆転してエレクトレットコンデンサECの両端に並列に接続される。さらに、抵抗R1がエレクトレットコンデンサECの両端に並列に接続される。また、トランジスタT1のソースがエレクトレットコンデンサECの他方電極に接続され、ゲートがエレクトレットコンデンサECの一方電極に接続される。トランジスタT1のドレインにはトランジスタT2のソースが接続される。そして、トランジスタT2のドレインには電源電位 $V_{dd}$ が、ゲートには一定電位 $V_{ref1}$ がそれぞれ与えられる。また、トランジスタT1、T2のバックゲートには接地電位GNDが与えられる。また、エレクトレットコンデンサECの他方電極にも接地電位GNDが与えられる。そして、トランジスタT1のゲートーソース間には寄生容量 $C_G$ が示されている。寄生容量 $C_X$ については後述する。

【0019】

なお、エレクトレットコンデンサEC並びにダイオードD1、D2、抵抗R1およびトランジスタT1、T2からなるインピーダンス変換回路の動作は、マイクロフォン装

置MU2と同様であるので説明を省略する。

#### 【0020】

さて、本発明の実施の形態にかかるマイクロフォン装置MU1は、さらに演算増幅器OP1、OP2および抵抗R2、R3をも備えている。トランジスタT1のドレインにおける出力信号Voutは、信号として出力される以外に演算増幅器OP1の正入力端にも入力される。演算増幅器OP1の負入力端には演算増幅器OP1の出力信号が入力され、演算増幅器OP1はボルテージフォロアとして機能する。なお、ボルテージフォロアは、入力側の回路に影響を及ぼすことなく電圧信号を取り出すために設けられるものである。よって、トランジスタT1、T2のドレインソース間に流れる電流に影響を及ぼすことなく出力信号Voutを検出できるのであれば、演算増幅器OP1は省略してもよい。

#### 【0021】

演算増幅器OP1の出力信号は、抵抗R2を介して演算増幅器OP2の負入力端に入力される。演算増幅器OP2の負入力端には演算増幅器OP2の出力信号Vfbも抵抗R3を介して入力され、演算増幅器OP2は反転増幅器として機能する。なお、演算増幅器OP2の正入力端には一定電位Vref2が与えられる。

#### 【0022】

この反転増幅器は、出力信号VoutをエレクトレットコンデンサECの一方電極にフィードバックさせるために設けられる。演算増幅器OP2の出力信号Vfbは、出力信号Voutが反転増幅されて生じた、入力信号Vinと同相のフィードバック信号である。なお、出力信号Vfbが入力信号Vinと同相であるのは、出力信号Voutの位相が入力信号Vinの位相と逆転しており、さらに演算増幅器OP2によって反転されるからである。また、出力信号Vfbの入力信号Vinに対する増幅度は、トランジスタT1における出力信号Voutの入力信号Vinに対する増幅度と演算増幅器OP2における出力信号Vfbの出力信号Voutに対する増幅度との積である。よって、この反転増幅器は、トランジスタT1とともに増幅器を構成しているとも考えられる。

#### 【0023】

さて、寄生容量CXについては、図5ではその一方電極が半導体基板SBであり、半導体基板SBには接地電位GNDが与えられていたため、エレクトレットコンデン



【 0 0 5 0 】

請求項 4 に記載の発明によれば、配線層が絶縁層上に形成されるので、製造過程において配線層とエレクトレットコンデンサの一方電極とを同じ工程で一度に形成することができ、工程が少なくて済む。

【 0 0 5 1 】

請求項 5 に記載の発明によれば、導電層が第 1 絶縁膜上および第 2 絶縁膜下に形成されるので、請求項 3 に記載のマイクロフォン装置のように半導体基板表面に不純物層を形成する必要がなく工程が少なくて済む。また、半導体基板とは第 1 絶縁膜を介していることから比較的リーク電流が流れにくく、また、導電層として A 1 等の低抵抗材料を用いれば、増幅器の出力の変動に伴って余分な電力消費が生じにくい。

【図面の簡単な説明】

【図 1】 この発明の実施の形態 1 に係るマイクロフォン装置を示す回路図である。

【図 2】 この発明の実施の形態 2 に係るマイクロフォン装置を示す断面図である。

【図 3】 この発明の実施の形態 3 に係るマイクロフォン装置を示す断面図である。

【図 4】 この発明の実施の形態 4 に係るマイクロフォン装置を示す断面図である。

【図 5】 従来のマイクロフォン装置を示す回路図である。

【図 6】 従来のマイクロフォン装置を示す断面図である。

【符号の説明】

EC エレクトレットコンデンサ、CG, CX 寄生容量、T1, T2 トランジスタ、OP1, OP2 演算増幅器、EL エレクトレット膜、IL1, IL2 配線膜、IF1, IF2 絶縁膜、SB 半導体基板、WL1～WL3 不純物層。



イクロフォン装置と同様の機能を有する要素については同一符号を付している。

【 0 0 3 9 】

本実施の形態にかかるマイクロフォン装置においては、絶縁膜IF2が形成されず、また、配線膜IL2に相当する配線膜IL3が配線膜IL1と同じく絶縁膜IF1上に形成されている。このように、配線膜IL3を配線膜IL1とともに絶縁膜IF1上に形成すると、マイクロフォン装置の製造過程において配線膜IL3と配線膜IL1とを同じフォトリソグラフィ工程で一度に形成することができ、工程が少なくて済む。また、絶縁膜IF2も不要となるため材料に要するコストも削減できる。

【 0 0 4 0 】

その他の構成は実施の形態2にかかるマイクロフォン装置と同様のため、説明を省略する。

【 0 0 4 1 】

<実施の形態4>

本実施の形態も、実施の形態2にかかるマイクロフォン装置の変形例である。図4がその構造を示した断面図である。なお、図4では実施の形態2にかかるマイクロフォン装置と同様の機能を有する要素については同一符号を付している。

【 0 0 4 2 】

本実施の形態にかかるマイクロフォン装置においては、不純物層WL1～WL3およびコンタクト領域CTが形成されず、また、配線膜IL1に相当する配線膜IL4が絶縁膜IF1上に形成されている。ただし、配線膜IL4は、配線膜IL2の下方にまで及んで形成されており、N形不純物層WL2に代わって寄生容量CXの一方電極としても機能する。

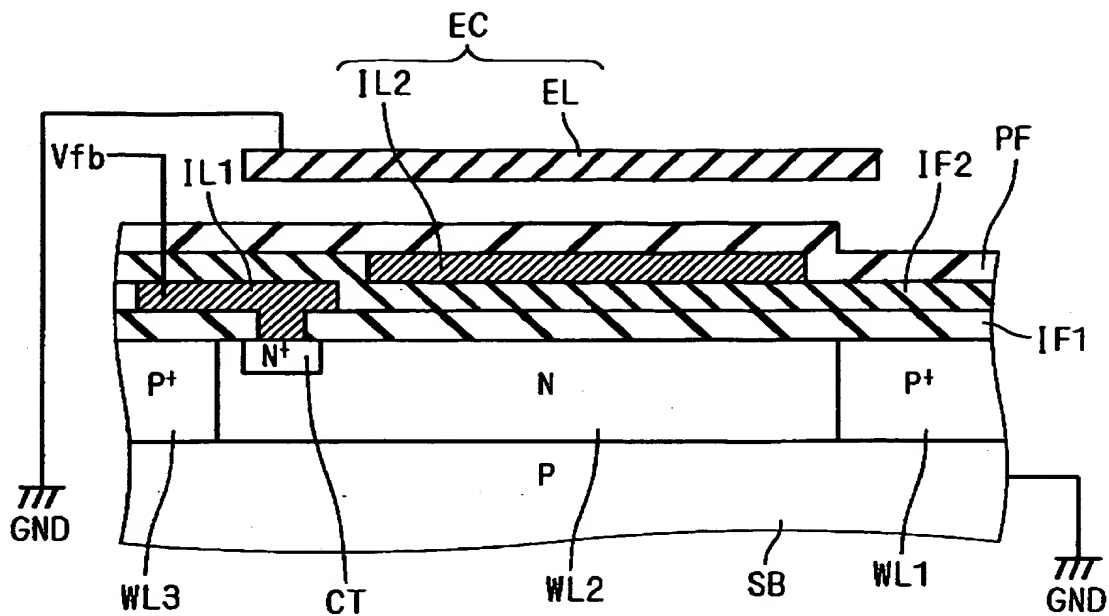
【 0 0 4 3 】

このように、配線膜IL4を配線膜IL2の下方にまで及んで絶縁膜IF1上に形成すると、不純物層WL1～WL3およびコンタクト領域CTを形成する必要がなく工程が少なくて済む。

【 0 0 4 4 】

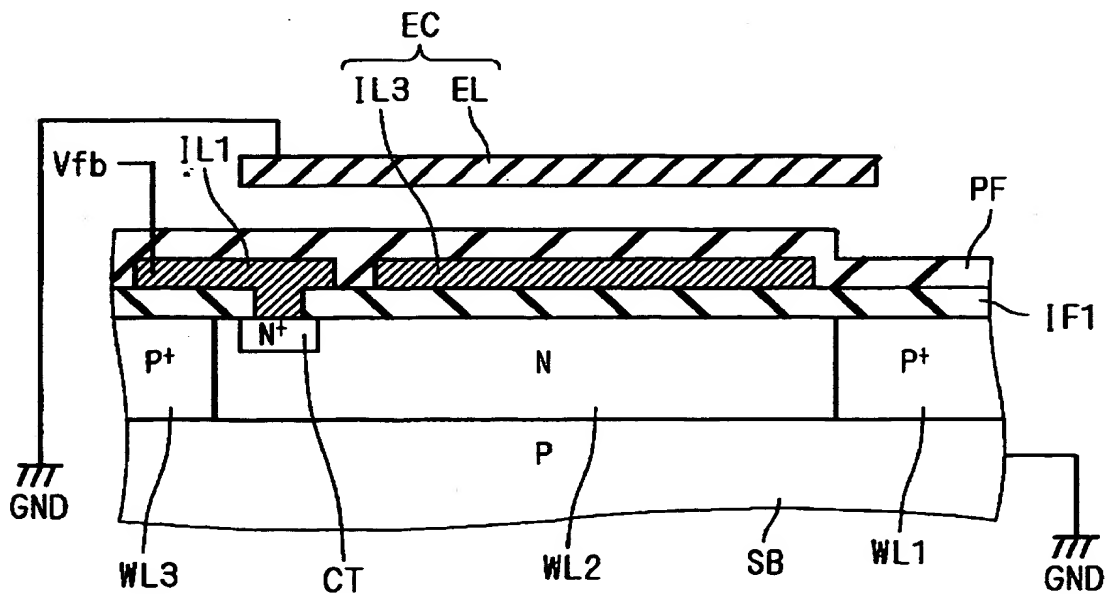
また、実施の形態2、3のようにN形不純物層WL2を寄生容量CXの一方電極とした場合には、半導体基板SB内にリーク電流が生じてN形不純物層WL2の電位が

【図 2】

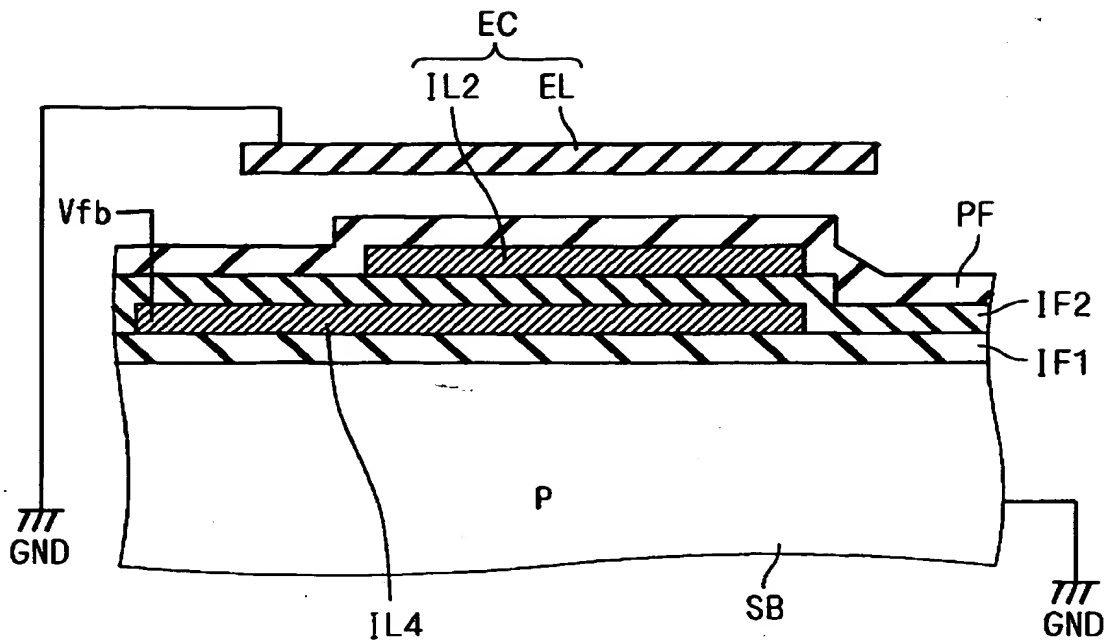


EL : エレクトロド膜      IL1, IL2 : 配線膜  
PF : 保護膜              IF1, IF2 : 絶縁膜  
SB : 半導体基板        WL1 ~ WL3 : 不純物層

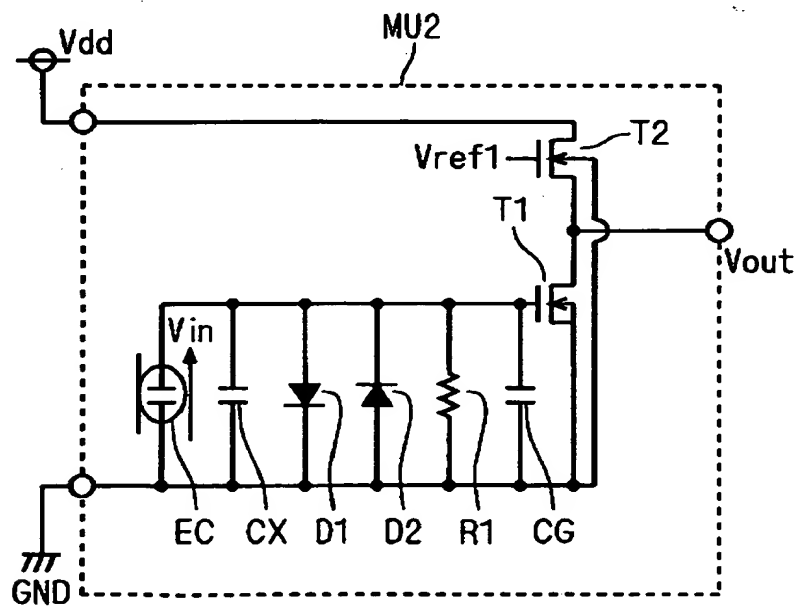
【圖 3】



【図 4】



【図 5】



【書類名】 要約書

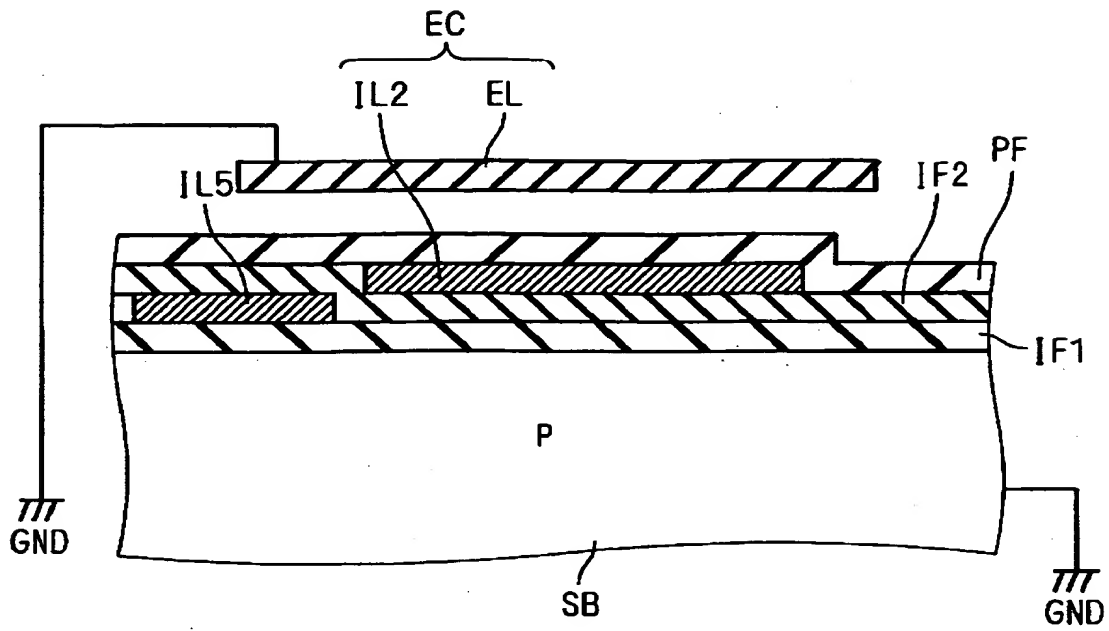
【要約】

【課題】 エレクトレットコンデンサの構造に伴って発生する寄生容量による感度の低下を抑制することが可能なマイクロフォン装置を実現する。

【解決手段】 入力信号 $V_{in}$ の反転出力たる出力信号 $V_{out}$ を反転増幅器である演算増幅器OP2に入力し、入力信号 $V_{in}$ と同相にして増幅する。そして、演算増幅器OP2の出力信号 $V_{fb}$ を寄生容量CXの一方電極に接続して寄生容量CXを結合容量として機能させつつエレクトレットコンデンサECにフィードバックをかける。そうすれば、エレクトレットコンデンサECの両端の電圧が増加し、寄生容量によるマイクロフォン装置の感度の低下を抑制することができる。

【選択図】 図 1

【図 6】



出 願 人 履 歴 情 報

識別番号

[000006013]

1. 変更年月日 1990年 8月24日

[変更理由] 新規登録

住 所 東京都千代田区丸の内2丁目2番3号

氏 名 三菱電機株式会社